

STORAGE

Publication number: JP7028712 (A)

Publication date: 1995-01-31

Inventor(s): ARIMA SHIRO

Applicant(s): NIPPON ELECTRIC CO

Classification:

- international: G06F12/16; G06F12/16; (IPC1-7): G06F12/16

- European:

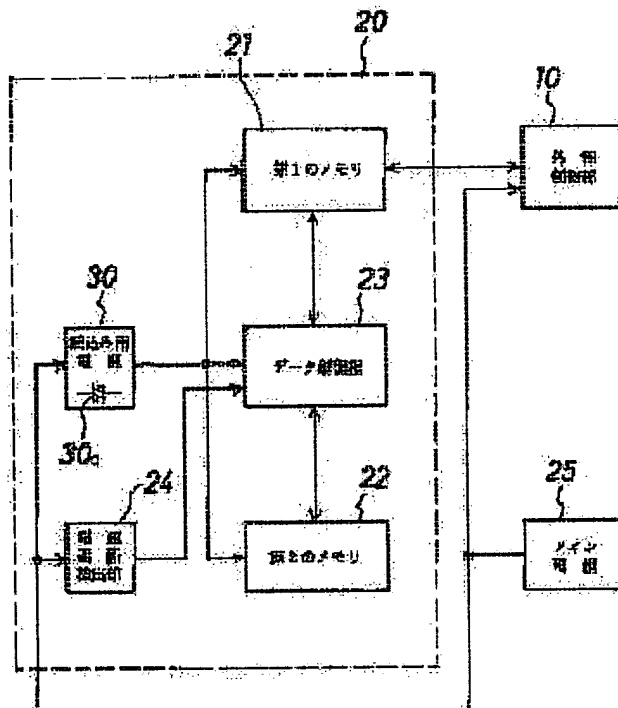
Application number: JP19930195291 19930713

Priority number(s): JP19930195291 19930713

Abstract of JP 7028712 (A)

PURPOSE: To store and keep the data without using any battery nor causing deterioration of the data writing and reading operations to an external device and even when the external supply of electric power is cut.

CONSTITUTION: The data received from an external device are written in a 1st memory 21 while the electric power is externally supplied. When the discontinuation of external supply of the electric power is detected by a power supply cut-off detecting part 24, a data control part 23 writes the data stored in the memory 21 to a 2nd memory 22 that has at least the same capacity as the memory 21. The electric power needed for this writing operation is supplied to the part 23 from a writing power supply 30.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-28712

(43) 公開日 平成7年(1995)1月31日

(51) Int.Cl.⁵

G 0 6 F 12/16

識別記号

3 4 0 Q 9293-5B

庁内整理番号

F I

技術表示箇所

審査請求 有 請求項の数 4 F D (全 5 頁)

(21) 出願番号 特願平5-195291

(22) 出願日 平成5年(1993)7月13日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 有馬 史郎

東京都港区芝五丁目7番1号 日本電気株式会社内

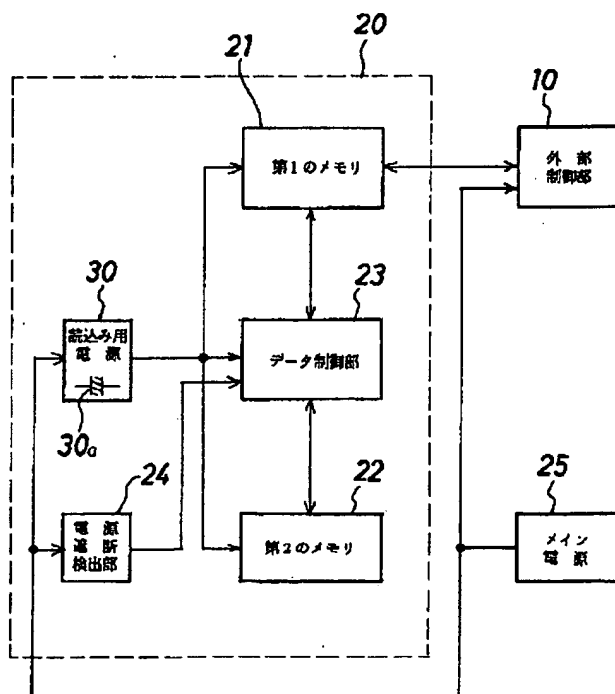
(74) 代理人 弁理士 原田 信市

(54) 【発明の名称】 記憶装置

(57) 【要約】

【目的】 外部装置との間のデータの書き込み及び読み出し動作の低下を招くことなく、かつ、外部から供給される電力が停止されたときにも、記憶されているデータをバッテリーなしで記憶保持させることができるようにする。

【構成】 外部からの電力が供給されているときには、外部装置から送出されたデータは第1のメモリ21に書き込まれる。そして、外部からの給電の停止が他電源遮断検出部24によって検出されると、データ制御部23は第1のメモリ21に記憶保持されていたデータを、この第1のメモリ21と少なくとも同じ記憶容量を備えた第2のメモリ22に書き込む。また、上記データ制御部23による書き込み動作の間、この書き込み動作に必要な電力を書き込み用電源30から供給する。



【特許請求の範囲】

【請求項1】 外部装置から送出されたデータの書き込み及び読み出し可能な揮発性の第1のメモリと、この第1のメモリと少なくとも同じ記憶容量を備え、かつ、この第1のメモリとの間でデータの書き込み及び読み出しが可能な不揮発性の第2のメモリと、外部からの給電が停止されたことを検出する検出手段と、この給電停止の検出により、第1のメモリに記憶されているデータを第2のメモリに書き込む書込手段と、この書込手段による書き込み動作の間だけ電力を供給する書き込み用電源とを有することを特徴とする記憶装置。

【請求項2】 上記第2のメモリはEEPROMである請求項1に記載の記憶装置。

【請求項3】 上記書き込み用電源はコンデンサである請求項1又は2に記載の記憶装置。

【請求項4】 上記書込手段は、外部からの給電開始時に上記第2のメモリに記憶保持されているデータを上記第1のメモリへ書き込む機能を有している請求項1乃至3のいずれかに記載の記憶装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、コンピュータシステムに用いられる記憶装置に関し、特に外部電源が遮断されたとき、第1のメモリに書き込まれているデータを第2のメモリに書き込んで退避させる記憶装置に関する。

【0002】

【従来の技術】コンピュータシステムでは、メインメモリ以外にCPU（central processing unit）との間でデータの書き込み／読み出しが行なえるメモリを備えた記憶装置を搭載したものがある。このような記憶装置に用いられるメモリの構成は、下記のように大別することができる。

（1）電源によるバックアップ動作が不要なEEPROM（electrically erasable programmable read only memory）を用いて、所定のタイミングでCPUから直接書き込み／読み出しを行なう。

（2）EEPROMとCPUとの間に比較的小さい記憶容量のRAM（random access memory）を設け、このRAMに書き込まれたデータが一杯になったときにEEPROMに対して書き込み／読み出しを行なう。

（3）電池等のバッテリーによるバックアップが必要なSRAM（static random access memory）を使用し、このSRAMにCPUから直接書き込み／読み出しを行なう。

【0003】

【発明が解決しようとする課題】しかしながら、上記

（1）に示すEEPROMを用い、CPUから所定のタイミングで直接書き込み／読み出しを行なう方法では、EEPROMにデータを書き込むときには電力の供給を必要とするものの、書き込まれたデータを保持するため

には記憶保持用の電力を必要としないという利点がある。この反面、EEPROMは書き込みに要する時間が通常のRAMよりも遅いために全体の処理速度の低下を招き、しかも書き込み回数が直接EEPROMの寿命に影響を与えるという欠点がある。上記（2）に示すEEPROMに小容量のRAM（random access memory）を介して書き込み／読み出しを行なう方法では、EEPROMへの書き込み回数を低下させることができることから、EEPROMの寿命をやや長らえさせることはできるが、第1のメモリよりも記憶容量の小さいRAMへのデータの送受及びこのRAMと記憶容量の異なるEEPROMとのデータの送受制御が複雑になるという欠点がある。さらに、上記（3）に示すSRAMを使用し、CPUから直接書き込み／読み出しを行なう方法では、記憶保持動作に電池等のバッテリーを必要とするために、寿命が一定していないバッテリーによって記憶装置の寿命、信頼性が左右されるという欠点があり、いずれも有効な記憶装置とはいえないという問題があった。

【0004】そこで本発明は、外部装置との間のデータの書き込み及び読み出し動作の低下を招くことなく、かつ、外部から供給される電力が遮断されたときにも、記憶されているデータをバッテリーなしで記憶保持させることができる記憶装置の提供を目的とする。

【0005】

【課題を解決するための手段】上記目的を達成するための請求項1に記載した記憶装置は、外部装置から送出されたデータの書き込み及び読み出し可能な揮発性の第1のメモリと、この第1のメモリと少なくとも同じ記憶容量を備え、かつ、この第1のメモリとの間でデータの書き込み及び読み出しが可能な不揮発性の第2のメモリと、外部からの給電が停止されたことを検出する検出手段と、この給電停止の検出により、第1のメモリに記憶されているデータを第2のメモリに書き込む書込手段と、この書込手段による書き込み動作の間だけ電力を供給する書き込み用電源とを有している。同目的を達成するための請求項2に記載した記憶装置は、請求項1に示す第2のメモリをEEPROMとしている。また、請求項3に記載した記憶装置は、請求項1又は2に記載した書き込み用電源をコンデンサとしている。さらに請求項4に記載した記憶装置は、請求項1乃至3のいずれかに記載した書込手段が、外部からの給電開始時に上記第2のメモリに記憶保持されているデータを上記第1のメモリへ書き込む機能を有している。

【0006】

【作用】請求項1乃至3に記載した記憶装置では、外部からの電力が供給されているときには、外部装置から送出されたデータは第1のメモリに書き込まれる。そして、外部からの給電の停止が検出手段によって検出されると、書込手段は第1のメモリに記憶されているデータを、この第1のメモリと少なくとも同じ記憶容量を備え

た第2のメモリに書き込む。また、上記書込手段による書き込み動作の間だけ、この書き込み動作に必要な電力を書き込み用電源から供給する。さらに、第2のメモリはデータが書き込まれた後に電力供給を受けなくとも、記憶されたデータを保持する。また、請求項4に記載した記憶装置では、外部からの給電が開始された時には、上記第2のメモリに記憶保持されているデータを上記第1のメモリへ書き込むようにしている。

【0007】

【実施例】本発明について図面を参照して説明する。図1は、一実施例としての記憶装置を組み込んだコンピュータシステムの概略の電氣的構成を示すブロック図である。図示コンピュータシステムは、図示しないCPU（central processing unit）やI/O回路等を中心として構成された外部制御部10と、この外部制御部10との間でデータの送受を行なう記憶装置20と、この記憶装置20に対して外部から電力の供給を行なうメイン電源25とを具備している。記憶装置20は、上記外部制御部10との間でデータの送受を行なう揮発性のRAM等で構成された第1のメモリ21と、この第1のメモリ21と同一の記憶容量かつ記憶領域を同一のアドレス構造とした不揮発性メモリとしてのEEPROMで構成された第2のメモリ22と、上記第1のメモリ21と第2のメモリ22との間に設けられたデータ制御部23と、このデータ制御部23の入力側に接続された書き込み用電源30及び検出手段としての電源遮断検出部24とを備えている。

【0008】データ制御部23は、本実施例では検出手段としての電源遮断検出部24によって外部からの給電が停止されたこと、すなわち本実施例ではメイン電源25が遮断されたことを検出したときに、第1のメモリ21に保持されていたデータを第2のメモリ22に書き込む書込手段としての機能を備えている。電源遮断検出部24は、入力側に接続されたメイン電源25が遮断されたことを検出するもので、この遮断の検出により上記データ制御部23に対して遮断検出信号を送出するようになっている。書き込み用電源30は、本実施例では電解コンデンサ30aを備えている。この電解コンデンサ30aは、入力側に接続されたメイン電源25によって常時蓄電され、メイン電源25が遮断されたときには蓄えられた電気を放出するようになっている。そして、電源遮断検出部24によってメイン電源25の遮断を検出したときに、第1のメモリ21に記憶されているデータ等を第2のメモリ22に書き込む間、この書き込み動作を実行できる程度の電力を供給できる蓄電容量を備えている。なお、書き込み用電源30としては上記電解コンデンサ30aの他、スーパーキャパシタ等を用いてもよい。

【0009】次に、以上の構成を備えた記憶装置の動作について説明する。まず、本システムの立ち上げ時にメ

イン電源25から電力の供給が開始されると、この電力は書き込み用電源30内の電解コンデンサ30aに蓄電されるとともに、装置内の各部に供給される。

【0010】＜電源遮断時＞この状態でメイン電源25が遮断されると、この遮断状態は上記電源遮断検出部24によって検出され、この電源遮断検出部24からデータ制御部23へ遮断検出信号が送出される。データ制御部23では、遮断検出信号の入力によって、外部制御部10に対して第1のメモリ21に対するアクセス中止信号を送出し、その後、第1のメモリ21に記憶されているデータを第2のメモリ22に書き込み制御する。一方、書き込み用電源30の電解コンデンサ30aは、メイン電源25が遮断されるまでに、当該メイン電源25から供給されていた電力によって充分な蓄電状態となっている。従って、電解コンデンサ30aに蓄えられていた電気がデータ制御部23の上記書き込み動作の間だけ放出されて、当該書き込み動作に必要な電力が供給されることになる。

【0011】＜電源投入時＞上記メイン電源25が遮断された後にメイン電源25を再投入すると、データ制御部23は初期処理を行なった後、第2のメモリ22に書き込まれているデータを第1のメモリ21に転送して書き戻し動作を行なう。これにより、外部制御部10は第1のメモリ21に書き込まれたデータを順次読み出すことができるようになり、直ちに特定の動作を実行できる状態となる。

【0012】前述した記憶装置20では、メイン電源25が遮断されたときに、第1のメモリ21に記憶保持されているデータを第2のメモリ22に書き込むようにしている。従って、第2のメモリ22への書き込み回数を必要最小限に抑えることができる。これにより、第2のメモリ22としてEEPROMを使用した場合であっても、当該EEPROMの寿命を短くすることもない。また、外部装置との間でデータの送受を行なう第1のメモリ21は、書き込み及び読み出し動作を比較的高速で行なうことができる揮発性のRAMを用いているので、外部装置の処理速度を低下させることがない。さらに、メイン電源25が遮断されたときにだけ、第1のメモリ21の記憶データを第2のメモリ22に書き込むようにしているので、装置全体の処理速度を低下させることもない。

【0013】さらに、本実施例では第2のメモリとして不揮発性のメモリを使用しているので、記憶保持のためのバッテリーを必要としない。これにより、消費電力を低減させることができる。しかも、第2のメモリにEEPROMを使用した場合には、データを書き込むときにのみ必要な電力を供給すればよい。ため、電池等のバッテリーに代え、書き込み用電源として電解コンデンサ等を使用することができる。これにより、安価な装置を提供できるとともに、信頼性を向上させることができる。

【0014】しかも、第1のメモリ21と第2のメモリとを同一の記憶容量かつ記憶領域のアドレス構造を同一にしているので、データ制御部23による書き込み及び読み出し動作を単純化させて処理速度の向上を図ることができる。これにより、書き込みに要する時間を短縮することができるため、書き込み用電源30の電解コンデンサ30aとして小容量のものを使用することができるようになる。従って、さらに安価なものを提供できるようになる。なお、本発明は図示又は説明した実施例に限るものではなく、その要旨の範囲内で様々に変形実施が可能である。上記実施例では書き込み用電源に電解コンデンサを用いた例について説明したが、蓄電容量の大小に応じて他の構造のコンデンサを用いてもよい。また、上記実施例では第1のメモリと第2のメモリの記憶容量を同一のものとした例について説明したが、第2のメモリの記憶容量を第1のメモリよりも大きく設定してもよい。この場合であっても上記実施例と同様の効果を得ることができる。

【0015】

【発明の効果】請求項1又は2に記載した記憶装置によれば、外部からの給電が停止されたことを検出したときに、揮発性の第1のメモリに記憶保持されていたデータを、この第1のメモリと少なくとも同じ記憶容量を備えた不揮発性の第2のメモリに書き込み、また、この書き込み動作に必要な電力のみを書き込み用電源から一時的に供給するようにしている。これにより、外部装置との間のデータの書き込み及び読み出し動作の低下を招くことなく、かつ、記憶されているデータをバッテリーなしで

記憶保持させることができる。

【0016】請求項3に記載した記憶装置によれば、請求項1又は2で得られる効果とともに、書き込み用電源として電解コンデンサ等を使用することができるので、書き込み動作を安定して行なわせることができ、安価かつ信頼性の高い記憶装置を提供できる。

【0017】請求項4に記載した記憶装置によれば、請求項1乃至3のいずれかで得られる効果とともに、外部からの給電開始時に上記第2のメモリに記憶保持されているデータを上記第1のメモリへ書き込むことで、外部装置は当該第1のメモリに書き込まれたデータを直ちに読み出すことができ、これにより処理時間を短縮することができる。

【図面の簡単な説明】

【図1】本発明の一実施例としての記憶装置を組み込んだコンピュータシステムの概略の電氣的構成を示すブロック図である。

【符号の説明】

- 10 外部制御部
- 20 記憶装置
- 21 第1のメモリ
- 22 第2のメモリ
- 23 データ制御部
- 24 電源遮断検出部
- 25 メイン電源
- 30 書き込み用電源
- 30a 電解コンデンサ

【図1】

